

多結晶 $\text{In}_2\text{O}_3\text{:H}$ 薄膜トランジスタの超高移動度の起源

高知工科大学 理工学群 曲 勇作

Origin of the Ultrahigh Mobility in Polycrystalline $\text{In}_2\text{O}_3\text{:H}$ Thin-film Transistors

Yusaku Magari

School of Engineering Science, Kochi University of Technology

近年、次世代ディスプレイや LSI・メモリー向けに、多結晶 Si トランジスタに匹敵する高移動度 ($\mu_{\text{FE}} > 50 \text{ cm}^2 \text{ V}^{-1} \text{ s}^{-1}$) を有する酸化物薄膜トランジスタ (TFT) の需要が高まっている。本研究では、高移動度かつ高信頼性を兼ね備えた酸化物 TFT の実現を目的とした。高移動度化に向けて、水素添加 In_2O_3 薄膜の低温 ($\sim 250^\circ\text{C}$) 固相結晶化技術を見出し、従来のアモルファス IGZO TFT の約 10 倍に相当する電界効果移動度 ($> 100 \text{ cm}^2 \text{ V}^{-1} \text{ s}^{-1}$) を達成した。さらに、デバイス信頼性の向上のため、 In_2O_3 と同一の結晶構造を有する Y_2O_3 をチャネル保護膜としてヘテロエピタキシャル成長させることで、バイアスストレス下において優れた安定性を示す $\text{In}_2\text{O}_3\text{:H}$ TFT の作製に成功した。

In recent years, there has been increasing demand for oxide thin-film transistors (TFTs) with high mobility ($\mu_{\text{FE}} > 50 \text{ cm}^2 \text{ V}^{-1} \text{ s}^{-1}$), comparable to that of polycrystalline Si transistors, for next-generation displays, LSI, and memory applications. In this study, we aimed to realize oxide TFTs exhibiting both high mobility and high reliability. To achieve high mobility, we developed a low-temperature ($\sim 250^\circ\text{C}$) solid-phase crystallization technique for hydrogenated In_2O_3 thin films, achieving a high field-effect mobility ($> 100 \text{ cm}^2 \text{ V}^{-1} \text{ s}^{-1}$), which is approximately ten times higher than that of conventional amorphous IGZO TFTs. Furthermore, to enhance device reliability, heteroepitaxial growth of Y_2O_3 , which has the same crystal structure as In_2O_3 , was employed as a channel protection layer, enabling the fabrication of $\text{In}_2\text{O}_3\text{:H}$ TFTs that exhibit excellent stability under bias stress.

1. はじめに

IoT、AI、5G が急速に普及するビッグデータ社会において、半導体デバイスには高性能化と低消費電力化の両立が強く求められている。代表的な酸化物半導体であるアモルファス InGaZnO_4 (a-IGZO) を活性層に用いた薄膜トランジスタ (TFT) は、電界効果移動度 ($\mu_{\text{FE}} = 10 \text{ cm}^2 \text{ V}^{-1} \text{ s}^{-1}$) を示し、さらに極めて低いリーク電流や優れた大面積均一性を有することから、2012 年に液晶ディスプレイ駆動用 TFT として実用化された¹⁻³⁾。しかし、a-IGZO TFT の μ_{FE} は、従来のアモルファス Si TFT ($\sim 1 \text{ cm}^2 \text{ V}^{-1} \text{ s}^{-1}$) と比較して一桁高いものの、多結晶 Si TFT ($\sim 100 \text{ cm}^2 \text{ V}^{-1} \text{ s}^{-1}$) と比べると依然として課題が残されている。

近年、次世代ディスプレイや LSI・メモリー応用に向けて、多結晶 Si TFT に匹敵する高移動度 ($\mu_{\text{FE}} > 50 \text{ cm}^2 \text{ V}^{-1} \text{ s}^{-1}$) を有する酸化物 TFT の開発が求められている。酸化物 TFT の高移動度化には、伝導帯下端を構成する空間的に広がった非占有 s 軌道を有する金属イオン、特に In リッチ組成の導入が有効である^{4,5)}。しかしながら、In 組成の増加に伴いアモルファス構造の維持が困難となり、微結晶の集合体が形成される。その結果、粒界におけるエネルギー障壁により電子散乱が増大し、高い移動度が得られないという問題が生じる。さらに、In 組成の増加は伝導帯下端のエネルギー準位を低下させ、不純物の脱離・吸着に起因する電子ドーピングを誘発するため、キャリア濃度の不安定化、すなわち TFT のしきい値電圧の不安定性を引き起こす。

このように、酸化物 TFT においては移動度とデバイス信頼性がトレードオフの関係に

あり、その両立が重要な課題となっている⁶⁾。以上の背景を踏まえ、本研究では高移動度かつ高信頼性を兼ね備えた酸化物 TFT の実現を目的とし、 In_2O_3 薄膜の結晶性制御および In_2O_3 TFT における保護膜の検討を行った。本研究は、次世代ディスプレイ・LSI・メモリデバイスへの酸化物半導体応用の拡大に資する基盤技術を提案するものである。

2. 実験方法

2.1 In_2O_3 :H 薄膜の成膜

合成石英基板上に、パルス DC マグネトロンスパッタ法を用いて (図 1)、 $\text{Ar}+\text{O}_2$ 雰囲気中で In_2O_3 膜を、 $\text{Ar}+\text{O}_2+\text{H}_2$ 雰囲気中で In_2O_3 :H 膜を室温にて成膜した (膜厚: 50 nm)。成膜前のチャンバー内の背圧は 6×10^{-5} Pa とした。成膜時の圧力および投入電力は、それぞれ 0.5 Pa および 50 W とした。成膜後、窒素雰囲気中において 250°C で 1 時間のアニール処理を行った。膜構造は後方散乱電子回折 (EBSD) および高分解能透過電子顕微鏡 (HRTEM) により評価し、電気特性は Hall 効果測定により評価した。

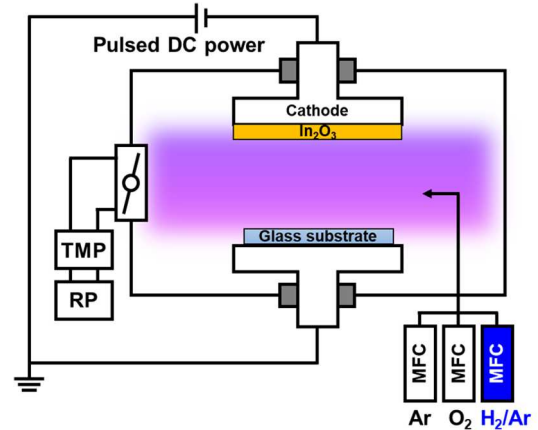


図 1 In_2O_3 :H 薄膜スパッタ成膜の模式図。

2.2 In_2O_3 :H TFT の作製

図 2 に、ボトムゲート型 In_2O_3 TFT のデバイス構造を示す。無アルカリガラス基板上に、金属シャドウマスクを用いて TFT を作製した。チャンネル長 (L) およびチャンネル幅 (W) は、それぞれ 200 μm および 400 μm とした。 In_2O_3 活性層の保護膜 (50 nm) として、 HfO_2 、 Al_2O_3 、および希土類酸化物 (Ln_2O_3) (Ln : ランタノイド = Y, Er, Gd, Yb, Sm, Nd) を、基板加熱を行わずにパルスレーザー堆積 (PLD) 法により成膜した。最後に、 In_2O_3 TFT に対して大気中 370°C で 30 分間のポストアニール処理を行った。TFT 特性の評価は、半導体デバイスアナライザを用いて、プローブボックス内の大気雰囲気下、室温で実施した。

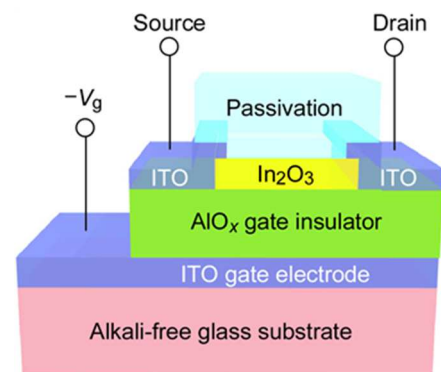


図 2 ボトムゲート型 In_2O_3 TFT のデバイス構造。

3. 結果と考察

3.1 In_2O_3 :H 薄膜の低温固相成長による TFT の高移動度化

図 3 に、250 °C でのアニール処理前後における (a) In_2O_3 ($\text{Ar}+\text{O}_2$ スパッタ) 薄膜および (b) In_2O_3 :H ($\text{Ar}+\text{O}_2+\text{H}_2$ スパッタ) 薄膜の EBSD 像を示す。成膜直後 (as-deposited) の In_2O_3 薄膜では、アモルファス母相中にランダム配向した微小粒子構造が観察され、250 °C アニール後においても顕著な変化は認められなかった (図 3(a))。一方、スパッタリング時に水素を導入した In_2O_3 :H 薄膜では、成膜直後においてこの粒子構造は消失していた (図 3(b))。さらに、250°C でアニール処理を施すことで、 In_2O_3 :H 薄膜では大きな結晶粒構造が形成され、固相結晶化 (SPC) が生じた (図 3(b))。これらの結果から、成膜初期に水素を添加することで結晶化が抑制され、結晶核密度が低減することが、その後の結晶粒成長に重要であることが示唆される。図 3(c) に、 SiO_2 絶縁膜上に固相結晶化した In_2O_3 :H 薄膜の HRTEM 像を示す。 In_2O_3 :H 膜厚全体にわたり明瞭な格子像が観察された。さらに、

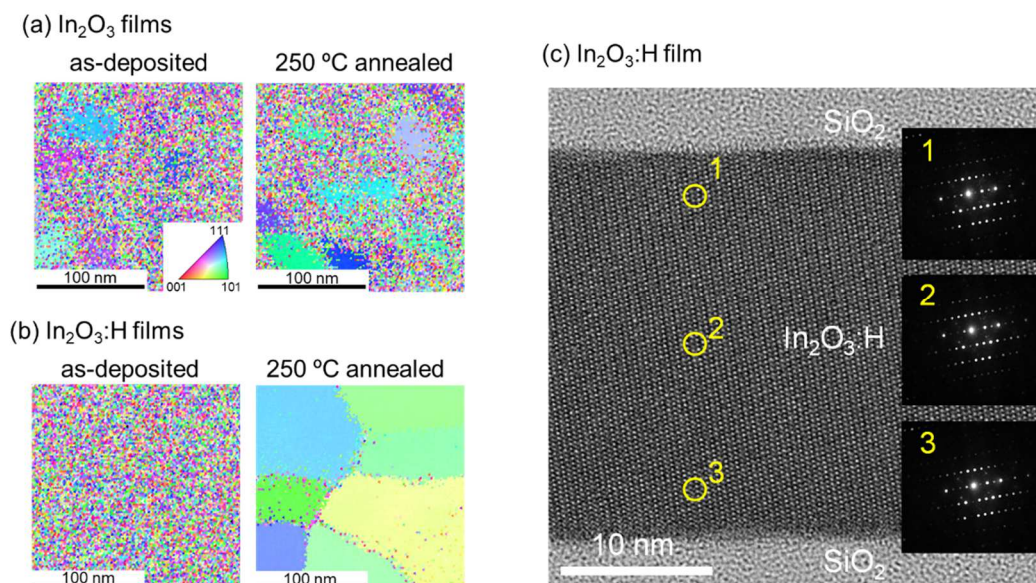


図3 (a) In_2O_3 および (b) $\text{In}_2\text{O}_3\text{:H}$ 薄膜の 250°C アニール前後における EBSD 像。
(c) SiO_2 絶縁膜上に固相結晶化した $\text{In}_2\text{O}_3\text{:H}$ 薄膜の HRTEM 像。

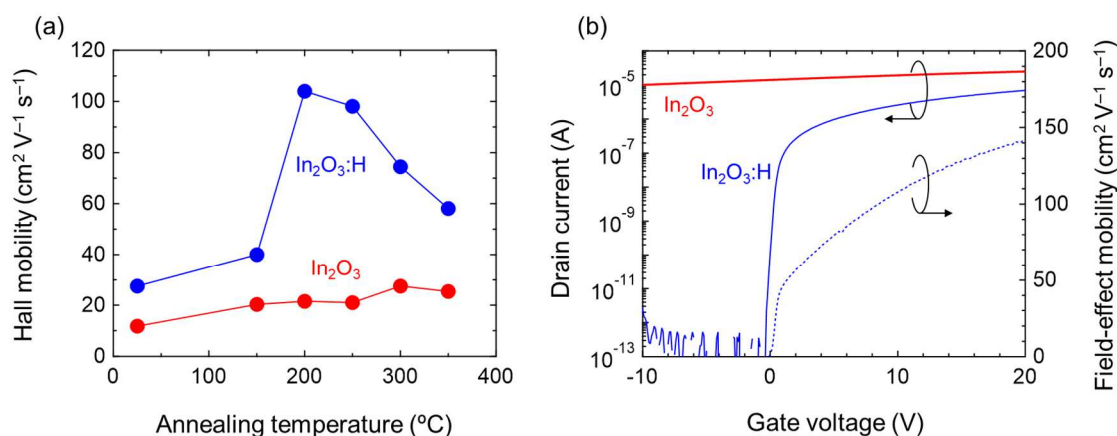


図4 (a) In_2O_3 および $\text{In}_2\text{O}_3\text{:H}$ 薄膜の Hall 移動度のアニール温度依存性。
(b) In_2O_3 TFT および $\text{In}_2\text{O}_3\text{:H}$ TFT の伝達特性。 ($V_d = 0.1 \text{ V}$)

$\text{In}_2\text{O}_3\text{:H}/\text{SiO}_2$ 界面近傍 (約 5 nm) における制限視野電子回折 (SAED) パターンにおいても単結晶様の回折パターンが確認され、TFT 動作において重要な界面近傍の結晶性が極めて高いことが明らかとなった。

図 4(a) に、 In_2O_3 および $\text{In}_2\text{O}_3\text{:H}$ 薄膜の Hall 移動度 (μ_{Hall}) の窒素アニール温度依存性を示す。従来の In_2O_3 膜では、アニール温度の上昇に伴い μ_{Hall} は緩やかに増加した。一方、 $\text{In}_2\text{O}_3\text{:H}$ 膜では、アニール温度 200°C において μ_{Hall} が急激に増大し、水素未導入膜の約 5 倍に相当する $104.0 \text{ cm}^2 \text{V}^{-1} \text{s}^{-1}$ を示した。これは、図 3 で示した固相結晶化による結晶性の向上に起因するものと考えられる。図 4(b) に、 In_2O_3 TFT および $\text{In}_2\text{O}_3\text{:H}$ TFT の伝達特性を示す。水素未導入の In_2O_3 TFT はスイッチング特性を示さなかった。これは、 In_2O_3 膜中の過剰な酸素欠損によりキャリア濃度が増大 ($> 10^{19} \text{ cm}^{-3}$) し、縮退半導体となったことに起因する。一方、 $\text{In}_2\text{O}_3\text{:H}$ TFT では明確なスイッチング特性が得られ、電界効果移動度 ($\mu_{\text{FE}} = 139.2 \text{ cm}^2 \text{V}^{-1} \text{s}^{-1}$ 、サブスレッショルドスイング (SS) = 0.19 V dec^{-1} 、しきい値電圧 ($V_{\text{th}} = -0.2 \text{ V}$) といった優れた特性を示した。得られた μ_{FE} の値は、従来のアモルファス IGZO TFT と比較して約 10 倍に相当する。

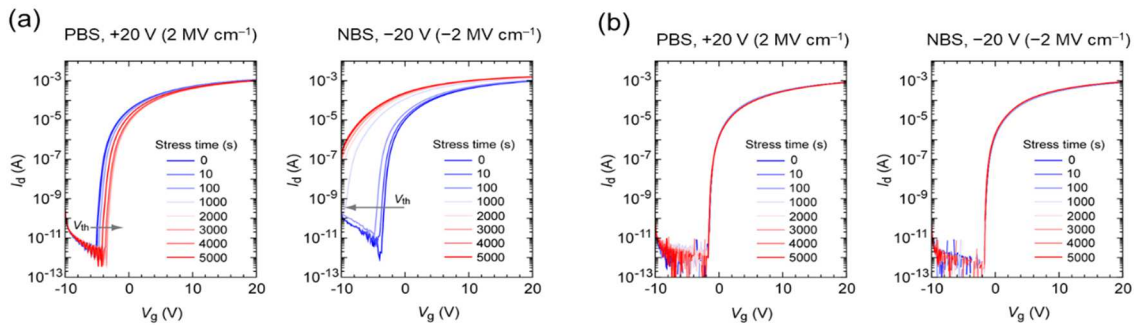


図5 (a) 保護膜なし、(b) Y_2O_3 保護膜を形成した $In_2O_3:H$ TFT の正ゲートバイアスストレス (PBS) および負ゲートバイアスストレス (NBS) 試験における伝達特性の変化。

3.2 多結晶 $In_2O_3:H$ TFT の高信頼性化

実用デバイスとしての TFT には、実使用環境を想定した電氣的ストレス下において安定に動作することが求められる。そこで、各種保護膜を形成した In_2O_3 TFT に対し、ゲート電極へ正バイアス (+20 V) および負バイアス (-20 V) を長時間印加するストレス試験 (PBS および NBS) を実施した。保護膜を有しない $In_2O_3:H$ TFT では、PBS および NBS のいずれにおいても、しきい値電圧の変動が顕著に認められた (図 5(a))。一方、 Y_2O_3 保護膜を形成した $In_2O_3:H$ TFT では、しきい値電圧の変化は小さく、優れた信頼性を示した (図 5(b))。

図 6 に、各種保護膜を形成した $In_2O_3:H$ TFT における PBS および NBS 試験後のしきい値電圧シフト量を示す。希土類酸化物の中でも、特に Y_2O_3 および Er_2O_3 を用いた場合には、しきい値電圧の変化が小さく、極めて高い信頼性が得られた。

Y_2O_3 保護膜による高信頼性の起源を明らかにするため、 Y_2O_3/In_2O_3 界面の結晶性を走査透過電子顕微鏡 (STEM) により評価した。その結果、 Y_2O_3/In_2O_3 界面においてヘテロエピタキシャル成長が生じていることが確認された (図 7(a))。一方、同じ希土類酸化物である Nd_2O_3 では、 Nd_2O_3/In_2O_3 界面にアモルファス層の形成が認められた (図 7(b))。

さらに、希土類酸化物の金属-酸素間結合距離としきい値電圧シフト量との関係を検討した。その結果、 In_2O_3 の金属-酸素間結合距離に近い絶縁膜 (Y_2O_3 、 Er_2O_3) では高い信頼性が得られる一方、結合距離が大きく異なる絶縁膜 (Sm_2O_3 、 Nd_2O_3) では信頼性が低下することが明らかとなった。

以上の結果から、 In_2O_3 と同一の結晶構造を有し、かつ金属-酸素間結合距離が近い絶縁膜をエピタキシャル成長させることで、活性層へ

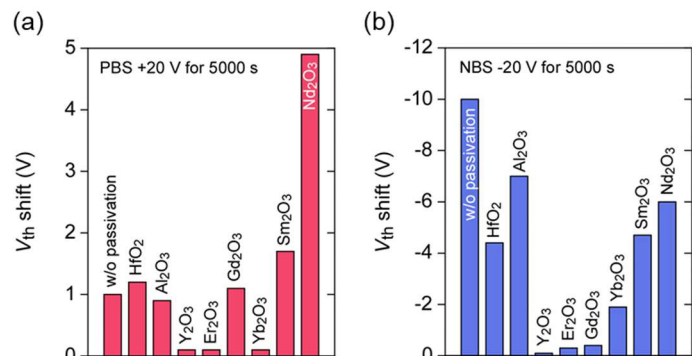


図6 各種保護膜を形成した $In_2O_3:H$ TFT の PBS および NBS 試験後のしきい値電圧シフト量。

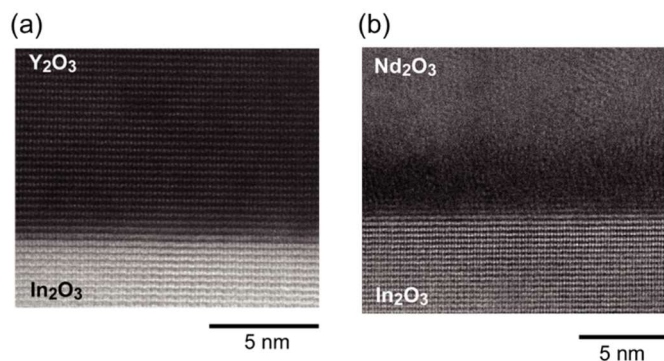


図7 (111)配向 In_2O_3 エピタキシャル膜上の (a) Y_2O_3 薄膜および (b) Nd_2O_3 薄膜の断面 HAADF-STEM 像

のガスの脱離・吸着が抑制され、TFT の信頼性が向上することが示唆される。

4. 結論

本研究では、酸化物 TFT の高移動度化および高信頼性化を目的として検討を行った。高移動度化においては、水素添加 In_2O_3 薄膜の低温 ($\sim 250^\circ\text{C}$) 固相結晶化技術を見出し、従来のアモルファス IGZO TFT の約 10 倍に相当する電界効果移動度 ($> 100 \text{ cm}^2 \text{ V}^{-1} \text{ s}^{-1}$) を達成した。さらに、デバイス信頼性の向上に向けて、 In_2O_3 と同一の結晶構造を有する Y_2O_3 をチャネル保護膜としてヘテロエピタキシャル成長させることで、バイアスストレス下において優れた安定性を示す多結晶 $\text{In}_2\text{O}_3\text{:H}$ TFT の作製に成功した。これらの成果は、次世代 LSI・メモリデバイスへの酸化物半導体の応用拡大に資するものである。

5. 謝辞

本研究は令和 5 年度日本板硝子材料工学助成会の研究助成を受けて行ったものである。同助成会に心より感謝いたします。また本研究成果は、北海道大学電子科学研究所の太田裕道教授、プラシャント・ゲディア博士研究員、高知工科大学理工学群の古田守教授、島根大学総合理工学部の葉文昌教授との共同研究によるものである。

6. 参考文献

- 1) K. Nomura, H. Ohta, A. Takagi, T. Kamiya, M. Hirano, and H. Hosono, *Nature* 432, 7016, (2004).
- 2) T. Kamiya and H. Hosono, *NPG Asia Materials* 2, 1, (2010).
- 3) H. Hosono, *Nature Electronics* 1, 7, (2018).
- 4) T. Kim, C. H. Choi, J. S. Hur, D. Ha, B. J. Kuh, Y. Kim, M. H. Cho, S. Kim, and J. K. Jeong, *Adv Mater* 35, 43, (2023).
- 5) S. Y. Lee, *Transactions on Electrical and Electronic Materials* 21, 3, (2020).
- 6) Y. S. Shiah, K. Sim, Y. Shi, K. Abe, S. Ueda, M. Sasase, J. Kim, and H. Hosono, *Nature Electronics* 4, 11, (2021).